

製品仕様書		No.	IS-6801J	来歴/REV.	4
PRODUCT SPECIFICATION		頁/PAGE	1/8		
標 題 : 6801 シリーズ ESD プロテクターチップ		制定年月日 ISSUED DATE	21 - Feb. -'02		
SUBJECT : Series 6801 ESD protector chip		改定年月日 REVISED DATE	19 - May -'08		

1. 適用範囲

本仕様書は、イリソ電子工業株式会社製 IMSA-6801-01B ESD プロテクターチップに関する仕様及び性能上の必要事項について規定する。

2. 形状、寸法及び材質

構造、寸法、主要部の材質、表面処理等は、添付図面による。

3. 定格

(1) 最大許容電圧 : DC25V, AC17V

(2) 使用温度範囲 : -40~+105℃

4. 性能

特に規定のある場合を除き性能試験は、下記の環境条件のもとで行なう。

常温 : 15~35℃

常湿 : 25~85%RH

1. Application

This product specification is applied for IRISO ELECTRONICS CO., LTD IMSA-6801-01B ESD protector chip.

2. Dimensions and materials

Refer to the product drawing attached.

3. Ratings

(1) Maximum allowable voltage : DC25V, AC17V

(2) Operating temperature range:-40~+105℃

4. Performances

All performance tests, unless otherwise specified, are taken under following environmental conditions.

Ambient temperature : 15~35℃

Ambient humidity :25~85%RH

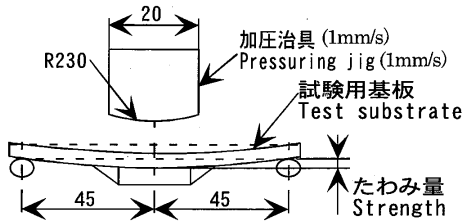
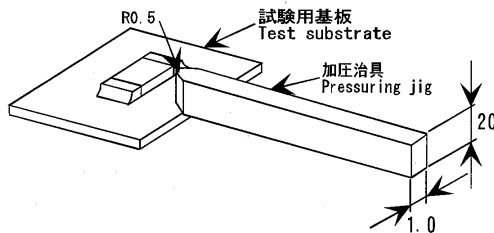
4-1.電気的性能 / 4-1.Electrical performances

No.	項 目 Items	条 件 Test Conditions	規 格 Specifications
1	ピーク電圧 ピーク電流 Peak voltage (PV) Peak current (PI)	静電気シミュレータにより(コンデンサ C=150pF から抵抗 R=330Ωを介して) 15kV を ESD チップに気中放電印加したときに発生する電圧と通過電流のピーク値を測定する。(下図参照) PV and PI are measured when surge voltage of 15kV, from C:150pF, is applied through R:330Ω to ESD chip by air-discharge using the ESD simulator. (Refer to below fig.)	900V 以下 20A 以上 900V and below 20A and more
Vch 53MΩ C R Air Discharge Sample PV PI 50Ω ESD発生回路/ESD generate side 伝送路想定回路/Measure side			

No.	項 目 Items	条 件 Test Conditions	規 格 Specifications
2	漏洩電流 Leakage Current (LC)	端子間にDC25Vを印加し通過電流を測定する。 DC voltage of 25V shall be applied to the electrodes of ESD chip.	初期値 : 100nA 以下 Initial : 100 nA and below
3	静電容量 Capacitance (C)	LCR メーターで測定する。条件 AC1V、1MHz The capacitance shall be measured on the following conditions. AC 1V, 1MHz	0.3pF 以下 0.3pF and below
4	サージ耐性 Surge life test	150pF/330Ωの条件で 15kV を気中放電により、200 回印加した後、PV、PI、LC、C を測定する。 Surge voltage, IEC-61000-4-2 / 15kV air-discharge, is applied 200 times to ESD chip. Thereafter, it shall be measured PV, PI, LC and C.	PV=900V 以下、PI=20A 以上 LC=500nA 以下 C=0.5pF 以下 PV=900V and below PI=20A and more LC=500nA and below C=0.5pF and below
5	外観 Appearance	ルーペ (×10 倍以上) Loupe (Magnification 10 more)	有害となる割れ、剥がれ、変形、変色のない事。 Should not have any flaw, scratch, discoloration, and crushed.

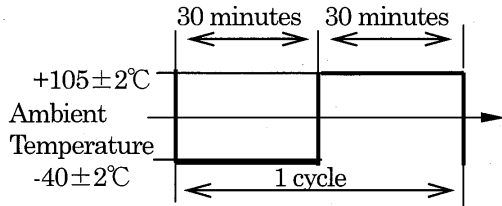
4-2. 機械的特性 / 4-2. Mechanical performances

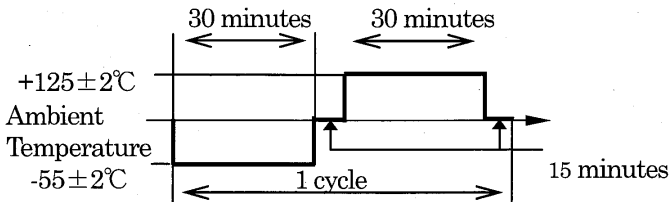
No.	項 目 Items	条 件 Test Conditions	規 格 Specifications
1	振動試験 Vibration test	実装した状態で振動周波数 10~55~10Hz 振幅 1.5mmの条件で互いに直角な 3 方向に 各々2時間計 6 時間試験する。 ESD chip, mounted on board, is vibrated in the frequency range of 10~55~10Hz and in the constant vibration amplitude 1.5mm. This motion is applied for period of 6 hours in one of 3 mutually perpendicular directions(X,Y, Z-axis).	割れ等の異常のない事。 PV=900V 以下、PI=20A 以上 LC=500nA 以下 C=0.5pF 以下 No damage such as cracks should be caused in chip element. PV=900V and below PI=20A and more LC=500nA and below C=0.5pF and below
2	落下衝撃試験 Shock test	実装した状態で治具に取付け加速度 981m/s ² (100G) 衝撃作用時間 6m 秒を X,Y,Z 方向の 6 面に各 3 回加える。 ESD chip, mounted on board, is installed in the machine. They are applied pulses 3 times to each 6 faces of 3 mutually perpendicular directions(X,Y,Z); in conditions as specified ; acceleration of 981m/s ² (100G) and shock pulses for a duration of 6msec.	割れ等の異常のない事。 PV=900V 以下、PI=20A 以上 LC=500nA 以下 C=0.5pF 以下 No damage such as cracks should be caused in chip element. PV=900V and below PI=20A and more LC=500nA and below C=0.5pF and below

No.	項目 Items	条件 Test Conditions	規格 Specifications
3	耐基板曲げ性 Bend strength of the end face plating	試験基板に実装した状態で下図に示すように3mm たわませ 10±1 秒間保持する。 試験後、PV、PI、LC、C を測定する。 ESD chip is mounted on a test substrate. Apply pressure in direction of arrow unit band width reaches 3mm illustrated in the figure below and hold for 10±1sec. It shall be measured PV, PI, LC and C. 	PV=900V 以下、PI=20A 以上 LC=500nA 以下 C=0.5pF 以下 試験基板材質： ガラスエポキシ銅箔積層板 (t=1.6mm) PV=900V and below PI=20A and more LC=500nA and below C=0.5pF and below Material of test substrate: Glass fiber base epoxy resin.(t=1.6mm)
4	端子電極固着性 Adhesion of Electrode	試験基板に実装した状態で下図に示すように基板に水平方向に 5N (0.51kgf) の荷重を 10±1 秒間加える。 試験後、PV、PI、LC、C を測定する。 Mount ESD chip to test substrate. Apply pressure (5N(0.51kgf)) to specimen as illustrated in the figure below and hold for 10±1sec. It shall be measured PV, PI, LC and C. 	PV=900V 以下、PI=20A 以上 LC=500nA 以下 C=0.5pF 以下 試験基板：ガラスエポキシ銅箔積層板 (t=1.6mm) PV=900V and below PI=20A and more LC=500nA and below C=0.5pF and below Material of test substrate: Glass fiber base epoxy resin.(t=1.6mm)

4-3. 環境特性 / 4-3. Environmental performances

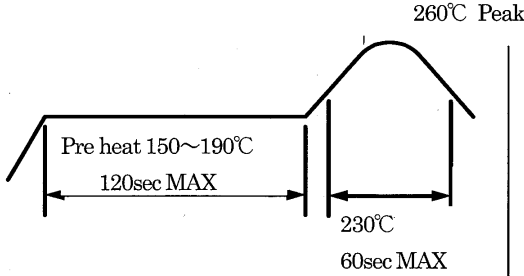
No.	項目 Items	条件 Test Conditions	規格 Specifications
1	耐熱性 Heat resistance	実装した状態で温度 125±2℃ 雰囲気中に 1000 時間放置し、放置後 PV、PI、LC、C を測定する。 ESD chip (mounted on board) is exposed in the heat chamber 125±2℃ for 1000 hours. It shall be measured PV, PI, LC and C.	PV=900V 以下、PI=20A 以上 LC=500nA 以下 C=0.5pF 以下 PV=900V and below PI=20A and more LC=500nA and below C=0.5pF and below

No.	項目 Items	条件 Test Conditions	規格 Specifications
2	耐寒性 Cold resistance	実装した状態にて温度 $-55\pm 3^{\circ}\text{C}$ の雰囲気中に1000時間放置し、放置後PV、PI、LC、Cを測定する。 ESD chip (mounted on board) is exposed in the cold chamber $-55\pm 3^{\circ}\text{C}$ for 1000 hours. It shall be measured PV, PI, LC and C.	PV=900V 以下、PI=20A 以上 LC=500nA 以下 C=0.5pF 以下 PV=900V and below PI=20A and more LC=500nA and below C=0.5pF and below
3	耐湿性 Humidity	実装した状態にて温度 $60\pm 2^{\circ}\text{C}$ 、相対湿度 90～95%RH の恒温恒湿槽中に1000時間放置し、放置後PV、PI、LC、Cを測定する。 ESD chip, mounted on board, is exposed in the humidity chamber $60\pm 2^{\circ}\text{C}$, 90～95%RH for 1000 hours. It shall be measured PV, PI, LC and C.	PV=900V 以下、PI=20A 以上 LC=500nA 以下 C=0.5pF 以下 PV=900V and below PI=20A and more LC=500nA and below C=0.5pF and below
4	耐湿負荷 Humidity under load	DC25V を印加した状態にて、温度 $60\pm 2^{\circ}\text{C}$ 、相対湿度 90～95%RH の恒温恒湿槽中に1000時間放置し、放置後PV、PI、LC、Cを測定する。 DC voltage of 25V shall be applied to ESD chip. It is exposed in the humidity chamber $60\pm 2^{\circ}\text{C}$, 90～95%RH for 1000 hours. It shall be measured PV, PI, LC and C.	PV=900V 以下、PI=20A 以上 LC=500nA 以下 C=0.5pF 以下 PV=900V and below PI=20A and more LC=500nA and below C=0.5pF and below
5	冷熱衝撃試験 Thermal shock test	<条件 1> 実装した状態にて下図の温度条件を1サイクルとして、1000 サイクル実施し、試験後PV、PI、LC、Cを測定する。 ESD chip (mounted on board) is exposed 1000 cycle in the following temperature conditions as the following figure. It shall be measured PV, PI, LC and C.  The diagram illustrates a thermal shock test cycle. It shows a square wave temperature profile. The high temperature level is $+105\pm 2^{\circ}\text{C}$ and the low temperature level is $-40\pm 2^{\circ}\text{C}$. The dwell time at each temperature level is 30 minutes. The total duration of one cycle is indicated as 1 cycle.	PV=900V 以下、PI=20A 以上 LC=500nA 以下 C=0.5pF 以下 PV=900V and below PI=20A and more LC=500nA and below C=0.5pF and below

No.	項目 Items	条件 Test Conditions	規格 Specifications
5	冷熱衝撃試験 Thermal shock test	<条件 2> 実装した状態にて下図の温度条件を1サイクルとして、200 サイクル実施し、試験後 PV、PI、LC、C を測定する。 ESD chip (mounted on board) is exposed 200 cycle in the following temperature conditions as the following figure. It shall be measured PV, PI, LC and C. 	PV=900V 以下、PI=20A 以上 LC=500nA 以下 C=0.5pF 以下 PV=900V and below PI=20A and more LC=500nA and below C=0.5pF and below
6	耐溶剤性 Solvent Resistance	イソプロピルアルコールに 60±10 秒浸漬する。 ESD chip shall be put into the isopropyl alcohol for 60±10s.	電極及び保護膜表面に異常ないこと。 There shall be no remarkable abnormality on appearance.

4-4. その他の性能 / 4-4. Other performances

No.	項目 Items	条件 Test Conditions	規格 Specifications
1	半田付け性 Solder ability	<条件 1> チップをフラックス（ロジン系低活性タイプ）に 5～10 秒浸漬する。そして、245±5℃の無鉛半田槽(Sn,Ag3wt%,Cu0.5wt% : JEITA 推奨)に 3±0.5 秒浸す。 ESD chip shall be put into low-active flux (rosin type) bath. Then it shall be put into the solder bath (Sn,Ag3wt%,Cu0.5wt% : Recommended by JEITA) 245±5℃, 3±0.5sec. <条件 2> チップをフラックス（ロジン系低活性タイプ）に 5～10 秒浸漬する。そして、215±5℃の半田槽に 3±0.5 秒浸す。 ESD chip shall be put into the subvitality flux (rosin type) bath. Then it shall be put into the solder bath 215±5℃, 3±0.5sec.	電極面積の 95%以上に半田がむらなく付着する事。 Solder shall be covered 95% or more of the electrode area..

No.	項目 Items	条件 Test Conditions	規格 Specifications
2	フロー半田耐熱性 Resistance to dip-flow solder heat	<条件1：ディップ/1. Dip soldering> 前処理：ベーキング 125℃、24h 加湿 85℃、85%RH、168h チップを 100～150℃で 60 秒予備加熱し、260 ±5℃の半田槽に 10±1 秒間浸す。2 回繰り返した後 PV、PI、LC、C を測定する。 Preprocessing : Baking 125℃、24h Humidification 85℃、85%RH、168h ESD chip shall be, 2 times of, put into the solder bath of 260 ±5℃ for 10 ±1s after preheated at 100～150℃ for 60s. Thereafter it shall be measured PV, PI, LC and C. <条件2：手半田/2. Manual soldering> チップを 350 ±10℃の半田槽に 3.5 ±0.5 秒間浸す。2 回繰り返した後 PV、PI、LC、C を測定する。 ESD chip shall be, 2 times of, put into the solder bath of 350 ±10℃ for 3.5 ±0.5s. Thereafter it shall be measured PV, PI, LC and C.	割れ等の異常のない事。 PV=900V 以下、PI=20A 以上 LC=500nA 以下 C=0.5pF 以下 No damage such as cracks should be caused in chip element. PV=900V and below PI=20A and more LC=500nA and below C=0.5pF and below
3	リフロー半田耐熱性 Resistance to reflow solder heat	前処理：ベーキング 125℃、24h 加湿 85℃、85%RH、168h (1 回目) 85℃、65%RH、24h (2 回目) チップを下記条件にて半田耐熱試験を 2 回行う。試験後 PV、PI、LC、C を測定する。 Preprocessing : Baking 125℃、24h Humidification 85℃、85%RH、168h (1st) 85℃、65%RH、24h (2nd) ESD chip shall be tested in the following conditions to do 2 times. It shall be measured PV, PI, LC and C. 	割れ等の異常のない事。 PV=900V 以下、PI=20A 以上 LC=500nA 以下 C=0.5pF 以下 No damage such as cracks should be caused in chip element. PV=900V and below PI=20A and more LC=500nA and below C=0.5pF and below
4	電極の半田食われ Solder leaching	260 ±5℃の半田槽に 30 ±1s 浸す。 ESD chip shall be put into the solder bath 260 ±5℃, 30 ±1s.	端子電極食われのない事。 There shall be no solder leaching on appearance.

5.注意事項 / 5. Cautions

- ・製品には天地方向があり、実装する際は黒色の保護層が上面になるよう、ご使用下さい。
- ・チップ部品の実装工程では、極稀にチップ立ちが発生することがあります。予め接着剤を用いることで対策が可能であり、ご使用を推奨致します。
- ・保存方法 納入包装状態のまま常温(15～35℃)、常湿(25～85%RH)で保存する。また、直射日光及び有害ガス(塩素、硫黄等)の影響を受けない場所に保管してください。
- ・保管期間 6ヶ月以内にご使用ください。6ヶ月以上経過したものは、使用前に半田付け性を確認した上でご使用ください。
- ・本製品は半導体ではない為、梱包状態での帯電による静電気破壊はありません。

- ・ Please note that there is the up and down direction in this product, the black plane should be oriented to the top in a mounting.
- ・ At the mounting process, we recommend to prefix it with exclusive glue to avoid the problem of chip standing in the flow soldering.
- ・ Storage the tape products should be stored at a temperature 15～35℃ and a humidity 25～85℃ RH% and should not be to direct sunlight and harmful gas.
- ・ Storage above the products should be used within 6 months after delivery. So after the above period, the solderability should be checked before using the products.
- ・ The products is not semiconductor. The products shall not be destructed by static electricity in the package.

6.その他 / 6.Others

6-1. 製品品番 (単品とリール) / 6-1. Part number (discrete and reel)

単品品番/discrete	リール品番(個数)/reel (pcs)
IMSA-6801-01B	IMSA-6801-01Y901 (5,000pcs)

6-2. 原産国/Country of origin

日本/Japan

6-3. ODC 使用の有無 / 6-3.ODC

本部品(ユニット)は原材料から製品の完成までの全工程において ODC(特定フロン、特定ハロン、1-1-1 トリクロロエタン、四塩化炭素)を一切使用しておりません。

The specified (UNIT) shall not be used Ozone Depleting Chemicals (Hulons, Halons, 1-1-1. Trichloroethane, Chloroflourocarbones) from the material to all through it's process.

6-4. RoHS 対応品 / 6-4. RoHS directive compliance

本製品には RoHS 指令の規制対象物である、鉛、水銀、カドミウム、六価クロム、臭素系難燃剤(PBDE、PBB、PBBO) は使用されておりません。

This products comply with RoHS directive that it restrict the use of following 6 substances, Pb, Ag, Cd, Cr6+, brominated flame retardation material such as PBDE, PBB, and PBBO.

6-5 現品票 / 6-5.Product label

専用エンボステープ側面に現品票を貼ります。これには、品名、部番(※)、数量、及び製造番号が記載されています。

(※)部品番号は貴社部品番号にて記載。

Product label shall be put on the side of emboss tape. It is filled with the product label, parts No.(※), quantity, and lot number.

(※)Customer parts number shall be written.

現 品 票

納入先	御中
品 名	ESD チップ
部品番号	
数量	5,000 PCS
製造番号	
IRS No.	IMSA-6801-01Y901

 **アイソ電子工業株式会社**

6-6 外箱現品表の表示 / 6-6. Outer product label

下記現品票を外側側面に貼っています。尚、これには品質保証部の合格印が捺印されています。

Outer product label shall be put on the outside of cardboard box.

Quality department stamp shall be put the seal on the label.

御 中			
 アイソ電子工業株式会社			
部品 番号			
箱 数	数 量		
年 月 日			
No.			
品質 印		担当 印	

6-7.和文と英文の差異について / 6-7.Difference is between Japanese and English

和文と英文の内容に差異が生じた場合には、和文の内容を優先致します。

When difference is found between Japanese Specifications and English Specifications,

Priority shall be given to Japanese on.